CARL ZEISS
JENA

ZEISS
Serielles Interface
SI-16

Gebrauchsanleitung
Инструкция по эксплуатации
Operating instructions
Mode d'emploi
Instrucciones para el uso

ZEISS
Serielles Interface
SI-16

Gebrauchsanleitung
Инструкция по эксплуатации
Operating instructions
Mode d'emploi
Instrucciones para el uso

Inhaltsverzeichnis

- Technische Daten	36 04 38:172.25(TB2)		Blatt 1- 6
1. Leistungskennwerte		Blatt 1	
2. Anschlußkennwerte		Blatt 2	
3. Konstruktive Kennwerte		Blatt 3	
4. Umgebungsbedingungen		Blatt 3	
5. Schutzkennwerte		Blatt 3	
6. Funktionsnachweis		Blatt 3	
7. Steckverbinderbelegungen		Blatt 4	
- Funktionsbeschreibung	36 04 38:172.25(TB3)		Blatt 1- 4
1. Schnittstellen		Blatt 1	
2. Funktionskomplexe		Blatt 2	
- Nutzeranleitung	36 04 38:172.25(TB4)		Blatt 1- 8
1. Allgemeines		Blatt 1	
2. Spannungsversorgung		Blatt 1	
3. Einstellung und Initialisierung		Blatt 1	
4. Anschlußbedingungen		Blatt 4	
5. Softwarebedingungen		Blatt 6	
6. Montage und Installation		Blatt 7	
7. Wartung und Instandsetzung		Blatt 7	
8. Lage der Einstellelemente		Blatt 8	
- Schaltteilliste	36 04 38:172.25(SL)		Blatt 1- 3
- Einlagen:			
LP-Bestückung	36 04 38:172.25		Blatt 1+ 2
Stromlaufplan	36 04 38:172.25(SP)		Blatt 1- 3

1. Leistungskennwerte

1.1 Schnittstellen

1.1.1 IFSS

gemäß TGL 42 886 (Spannungsfestigkeit 2,5kV). Stromquellen gemäß TGL 42 886 Bild 7 mit einem Widerstand 430 Ohm nach + 12 V.
Schnittstellen SIO 1A, SIO 1B, SIO 2A, SIO 2B

1.1.2 V 24

gemäß Empfehlung V24 und RS232 mit den Leitungen
101, 102, 103, 104, 105, 106, 107, 108, 109, 113, 115
Schnittstelle SIO 2A
101, 102, 103, 104 Schnittstellen SIO 1B, SIO 2B

1.1.3 IFLS

Nahbus, elektrisch wie V11 oder RS485
Die Bedingungen IEC 65A (Secretariat)28 "Process data highway for distributed process control systems, Part 1, General description and functional requirements" vom September 1980 sind durch eine gesonderte Koppeleinheit realisierbar.
Schnittstelle SIO 1A

1.1.4 SIO-Schnittstelle

Dateneingänge beschaltet mit DL257D, Steuereingänge an UA8560D
low ... +0,5 V
high +1,9 V ... +7,0 V
Ausgänge ungetrieben
low max +0,4 V bei 1,8 mA
high max -0,25 mA bei 2,4 V
jede Schnittstelle mit Takt u. Daten (vier SIO-Schnittstellen), eine Schnittstelle (SIO 2B) zusätzlich DCD, CTS, DTR, RTS

1.2 Takte

1.2.1 CTC-Kanäle

Die Kanäle 0 ... 2 von CTC1 und Kanal 0 von CTC2 sind für jeden Kanal der SIO's schaltbar.
Alle Kanäle können als Zeitgeber oder als Teiler für die Eingangsfrequenzen 250kHz, 500kHz oder CCLK:8 (1,2288 MHz) betrieben werden.
CTC1 Kanal 3 kann als "Teiler :1" betrieben werden, so daß er bei der Adressierung der niedrigsten Adresse des internen RAM durch den Bus des MMS16 ein Interrupt erzeugt.

1.2.2 interner Taktgenerator

Der quarzstabilisierte Generator erzeugt Takte von 250 und 500 kHz

1.3 Systembus MMS16

1.3.1 Speicher

Der auch vom internen Prozessor benutzte RAM hat eine Größe von 16 kbyte, seine Anfangsadresse ist durch Brücken im Raster von 16 kbyte einstellbar.

1.3.2 Interrupt

Programmiert kann der Prozessor ein Interrupt auslösen. Die Interruptebene ist durch Brücken einstellbar.

2. Anschlußkennwerte

2.1 Energieversorgung

Nennspannung V	Grenzwerte min. V	Grenzwerte max. V	Stromaufnahme max. A
+ 12	+ 11,8	+ 12,5	0,2
+ 5	+ 4,9	+ 5,2	1,1
- 12	- 12,5	- 11,8	0,05

2.2 Steckverbinder und Anschlußbelegung

2.2.1 Bus

Abgestimmter Systembus nach Busrichtlinie; auch IEC 47B (Secretariat) 19. Davon abweichend wird das Signal /XACK unverzögert durch /MERC oder MEWC aktiv und erst 400 ns nach Abschalten dieser Signale passiv.

Steckverbinder X1: Steckerleiste C96-102 TGL 43887
Steckerbelegung siehe Blatt 4.

2.2.2 Interfaces

Folgende Interfaces können durch Konfigurierung wahlweise an den angegebenen Steckverbindern genutzt werden:

Schnittstelle	Interface an Steckverbinder IFSS	V24	TTL	IFLS
SIO 1A	X6	--	X6	X6
SIO 1B	X7	X7	X7	--
SIO 2A	X4	X3	X4	--
SIO 2B	X5	X5	X3	--

Steckverbinder:
X3 : Buchsenleiste 203-25 EBS-GO 4006/01-2V
X4, X5, X6, X7 : Buchsenleiste 201-9 EBS-GO 4006/01-2V

Steckerbelegungen siehe Blatt 5 und 6.

3. Konstruktive Kennwerte

Mehrlagenleiterplatte mit den Abmessungen
233,35 mm X 160 mm (Doppeleuropaformat)

Zulässiges Steckraster min. 20,32 mm

4. Umgebungsbedingungen

Die Module sind wie folgt klassifiziert:

EK3/TK1/G02/S21/TM1,2,3,4 TGL 26 465

Die Einsatzklasse EK3 ist im Finalprodukt durch geeignete konstruktive Lösungen, z.B. durch Zwangsbelüftung, zu gewährleisten.

5. Schutzkennwerte

- Schutzklasse 0 TGL 21 366
- Schutzgrad IP00 TGL RGW 778

Die Anforderungen bezüglich Schutzgüte, Funkentstörklasse und Störbeeinflussung sind durch geeignete konstruktive und schaltungstechnische Maßnahmen im Finalerzeugnis zu realisieren.

6. Funktionsnachweis

Die Module nach 360438:172.25 sind auf einem Incircuit-Tester geprüft. Der Funktionsnachweis erfolgt nach der gerätespezifischen Konfigurierung nach xxxxxx:xxx.27 mittels dynamischem Funktionstest.

7. Steckverbinderbelegungen

7.1 Systembus

Basissteckverbinder: Steckerleiste C96-102 TGL 43887

Stift Nr.	Reihe a	b	c
1	/MRDC	-	-
2	/MWTC	* GND *	-
3	- 1)	-	-
4	- 1)	-	- 1)
5	- 1)	- 1)	- 1)
6	-	* GND *	-
7	/INT0	/INT1	/INT2
8	/INT3	/INT4	/INT5
9	/INT6	* GND *	/INT7
10	- 1)	/XACK	/INIT
11	+ 5 V	- 1)	- 1)
12	+ 5 V	+ 12 V	+ 12 V
13	-	* GND *	-
14	+ 5 V	- 12 V	- 12 V
15	+ 5 V	/INH1	/INH2
16	/ADR0	/ADR1	/ADR2
17	/ADR3	* GND *	/ADR4
18	/ADR5	/ADR6	/ADR7
19	/ADR8	/ADR9	/ADRA
20	/ADRB	* GND *	/ADRC
21	/ADRD	/ADRE	/ADRF
22	/ADR10	/ADR11	/ADR12
23	/ADR13	* GND *	/ADR14
24	/ADR15	/ADR16	+ 5 V
25	/ADR17	-	+ 5 V
26	-	* GND *	/CCLK
27	/DAT0	/DAT1	/DAT2
28	/DAT3	/DAT4	/DAT5
29	/DAT6	* GND *	/DAT7
30	-	-	-
31	-	-	-
32	-	* GND*	-

1) über Bus-Baugruppe nicht durchverbunden (not bussed - Leitung)

7.2 Interfaces

7.2.1 Kopfsteckverbinder X3

Kont	Konfigurierung als V24/RS232 von SIO 2A: Name V24	Name RS232	Bedeutung		Konfigurierung als TTL von SIO 2B	
1	101	AA	Schirm			
2	103	BA	Sendedaten	TxD		
3	104	BB	Empfangsdaten	RxD		
4	105	CA	Sendeanforderung	RTS		
5	106	CB	Sendebereitschaft	CTS		
6	107	CC	Betriebsbereitschaft			
7	102	AB	Betriebserde		Bezugspotential	
8	109	CF	Empfangssignalpegel	DCD		
9					Empfangsdaten	RxD
10						
11					Sendedaten	TxD
12					Sendeanford.	RTS
13						
14						
15					Sendebereitsch.	CTS
16					Empf.-Sig.-Peg.	DCD
17	115	DD	Empfangsschrittakt	RxC		
18					Takt	RTxC
19						
20	108	CD	Bereitmeldung	DTR		
21	102	AB	Betriebserde			
22					Bereitmeldung	DTR
23					Takt	RTxC
24	113	DA	Zeitbezug f. Sender	TxC		
25	102	AB	Betriebserde			

7.2.2 Kopfsteckverbinder X4 (SIO 2A)

Kont.	Konfigurierung als IFSS	TTL	
1	SD-	Bezugspotential	
2	ED+		
3		Empfangsdaten	RxD
4		Sendedaten	TxD
5		Sendetakt	TxC
6	SD+		
7	ED-		
8		Empfangstakt	RxC
9			

```
*********************************************************************
*                                          * BL.-NR. *               *
*                                          *         *               *
*       36 04 38 : 172 . 25 (TB2)(4)       *   5     *               *
*                                          *         *               *
*********************************************************************
```

7.2.3 Kopfsteckverbinder X5 (SIO 2B)

Kont.	Konfigurierung als IFSS	V24/RS232 von SIO 2B Name V24	Name RS232	Bedeutung	
1	SD-	101	AA	Schirm	
2	ED+				
3		104	BB	Empfangsdaten	RxD
4		103	BA	Sendedaten	TxD
5					
6	SD+				
7	ED-				
8					
9		102	AB	Betriebserde	

7.2.4 Kopfsteckverbinder X6 (SIO 1A)

Kont.	IFSS	Konfigurierung als TTL		IFLS
1	SD-	Bezugspotential		Takt +
2	ED+			
3		Empfangsdaten	RxD	
4		Sendedaten	TxD	Daten +
5		Sendetakt	TxC	Daten -
6	SD+			
7	ED-			
8		Empfangstakt	RxC	Takt -
9				

7.2.5 Kopfsteckverbinder X7 (SIO 1B)

Kont.	IFSS	Konfigurierung als V24/RS232 Name V24	Name RS232	Bedeutung		TTL	
1	SD-	101	AA	Schirm		Bezugspotential	
2	ED+						
3		104	BB	Empfangsdaten	RxD	Empfangsdaten	RxD
4		103	BA	Sendedaten	TxD	Sendedaten	TxD
5						Sendetakt	TxC
6	SD+						
7	ED-						
8						Empfangstakt	RxC
9		102	AB	Betriebserde			

```
*************************************************************************
*                                          * BL.-NR. *                  *
*                                          *         *                  *
*      36 04 38 : 172 . 25 (TB2)(4)        *   6     *                  *
*                                          *         *                  *
*************************************************************************
```

1. Schnittstellen

1.1 IFSS

gemäß TGL 42 886 (Spannungsfestigkeit 2,5kV).
Stromquellen gemäß TGL 42 886 Bild 7 mit einem Widerstand von 430 Ohm nach +12 V.

1.2 V24

gemäß Empfehlung V 24 mit den Leitungen
101, 102, 103, 104, 105, 106, 107, 108, 109, 113, 115
für Schnittstelle SIO A2
101, 102, 103, 104 für Schnittstellen SIO B1 und SIO B2

1.3 IFLS

Nahbus, elektrisch wie V11
Die Bedingungen IEC 65A (Secretariat)28 "Process data highway for distributed process control systems, Part1, General description and functional requirements" vom September 1980 sind durch eine gesonderte Koppeleinheit realisierbar.

1.4 SIO-Schnittstelle

Dateneingänge beschaltet mit DL257, Steuereingänge an U856
low ... +0,5 V
high +1,9 V ... +7,0 V
Ausgänge ungetrieben
low max +0,5 V bei 0,8 mA
high max -0,25 mA bei 5,5V
jede Schnittstelle mit Takt und Daten
Schnittstelle SIO B2 auch mit DTR, DCD, DTR.

1.5 Systembus

Abgestimmter Systembus des MMS16. Davon abweichend wird das Signal /XACK unverzögert durch /MERC oder /MEWC aktiv und erst 400 ns nach Abschalten dieser Signale passiv.

2. Funktionskomplexe

2.1 Adressendekodierung MMS16

Der Adreßraum des RAM auf der Steckeinheit von 16 kByte ist im Raster von 16 kBytes im 8 MByte-Adreßraum des MMS16 bis zu 2 MByte einstellbar. Ein Zugriff zur niedrigsten Adresse des RAM erzeugt einen Takt auf den Eingang E/T3 der CTC1. Hierdurch kann ein Interrupt für den Prozessor der Steckeinheit ausgelöst werden.

2.2 Interrupt an MMS16

Durch Ausgabebefehl mit Adreßbit A7 = Ø und Datenbit D1 = 1 wird die durch Brücken ausgewählte Interruptleitung aktiviert. Durch Ausgabe von D1 = Ø an die gleiche Adresse wird der Interrupt wieder passiv.

2.3 Zugriff zum Dual-Port-RAM

Der Speicher ist dem internen Prozessor zugeordnet. Wird der Speicher vom MMS16 her adressiert, so wird eine Busanforderung für den Prozessor generiert (BRQ). Mit der Busbewilligung (BAK) erhält der MMS16-Bus Zugriff zum Speicher. Ein Zugriff zur niedrigsten Adresse des RAM erzeugt einen Takt für CTC1-Kanal 3, was einen Interrupt für den Prozessor auslösen kann.

2.4 Prozessortakt

Der interne Prozessor wird mit dem durch 4 geteilten Systemtakt CCLK betrieben .

2.5 Prozessor

Der interne Prozessor ist ein 8-bit-Prozessor der Familie U880.
Er besteht aus:

1	Prozessor	CPU	UA880D
2	serieller Port	SIO	UA8560D
2	Zähler/Zeitgeber	CTC	UA857D
2	Festwertspeicher 8 Kbyte	EPROM	U2764CC25
2	Speicher 8 Kbyte	RAM	U6264D
1	Ausgaberegister		

I/O Adressen

SIO1	Kanal A	Daten	ECH
		Steuern	EDH
	Kanal B	Daten	EEH
		Steuern	EFH
SIO2	Kanal A	Daten	DCH
		Steuern	DDH
	Kanal B	Daten	DEH
		Steuern	DFH
CTC1	Kanal 0		F0H
	Kanal 1		F1H
	Kanal 2		F2H
	Kanal 3		F3H
CTC2	Kanal 0		BCH
	Kanal 1		BDH
	Kanal 2		BEH
	Kanal 3		BFH
Ausgaberegister			7CH

Datenbit 1 erzeugt Interrupt für den Systembus MMS16
Datenbit 2 schaltet Testmodus ein

Speicheradressen

PROM	0000H ... 3FFFH
RAM	4000H ... 7FFFH

2.6 IFSS

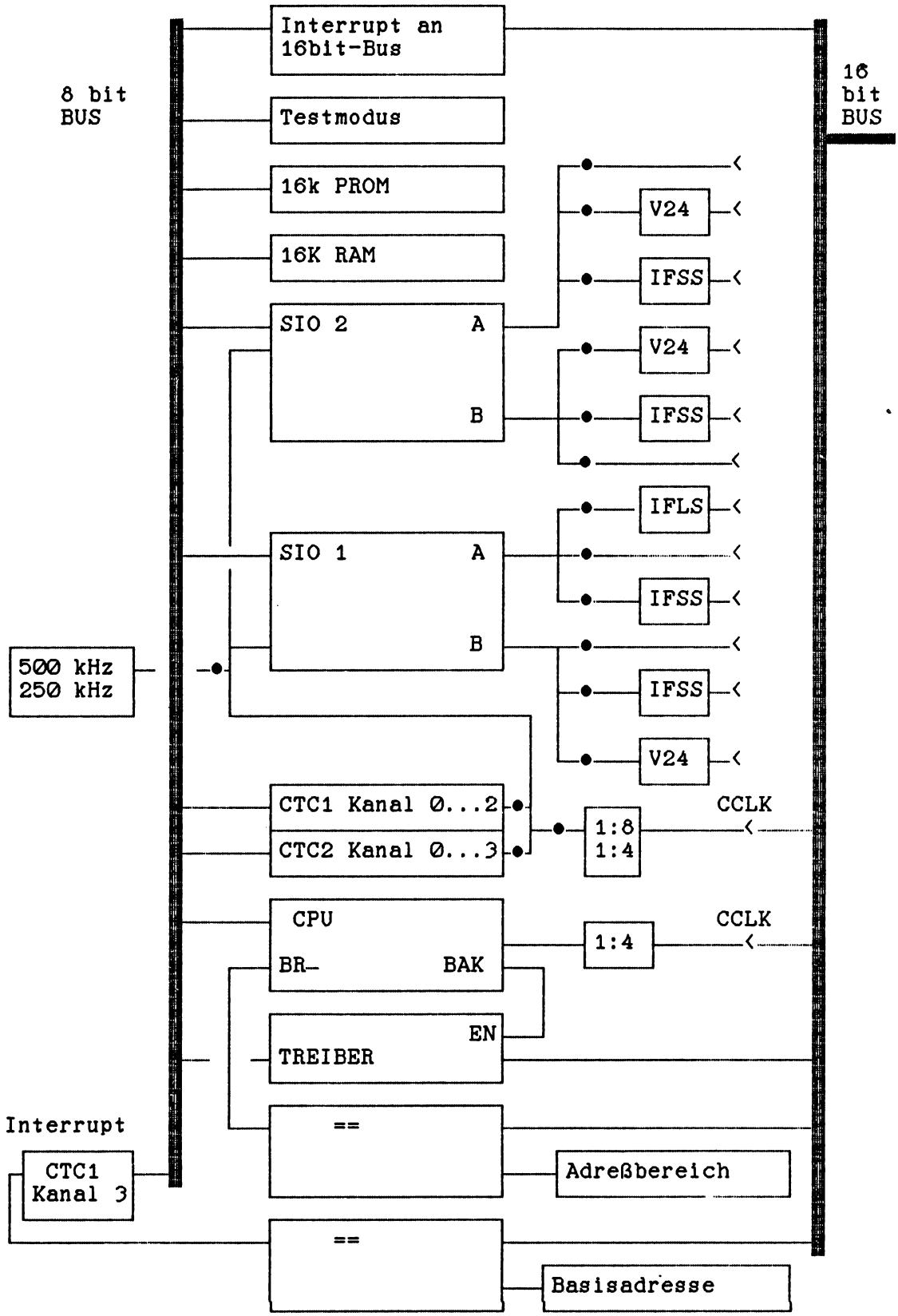
gemäß TGL 42 886 aktiv oder passiv

2.7 IFLS

realisiert Nahbus, elektrisch wie V11

2.8 V 24

realisiert die wichtigsten Leitungen von RS232



36 04 38 : 172 . 25 (TB3)(4)	BL.-NR. 4

1. Allgemeines

Die Steckeinheiten nach 360438:172.25 sind in-circuit-getestete, unkonfigurierte Basismodule. Die Konfigurierung mit Wickelbrücken, Komplettierung mit EPROM und Frontplatte nach 360438:187.14(-) sowie die Endprüfung erfolgt gerätespezifisch nach xxxxxx:xxx.27. Bei Ausrüstung mit spezieller Frontplatte ist die Steckeinheit auch in Rechnern der Familie A 7100 einsetzbar.

2. Spannungsversorgung

Zur Vermeidung unzulässiger Ströme im Kurzschlußfall sind die Steckeinheiten mit einem Schmelzeinsatz F 6,3 TGL 0-41571/01 bestückt, der zur Vermeidung von Übergangswiderständen mit den zugehörigen Kontaktfedern verlötet ist. Im Reparaturfall ist unbedingt darauf zu achten, daß ein typgleicher Schmelzeinsatz verwendet und mit den Kontaktfedern verlötet wird.

3. Einstellungs- und Initialisierungsvorschrift

Zur Lage der Einstellelemente siehe Blatt 8.

3.1 Adresse des RAM im Adreßbereich des MMS16

Die Anfangsadresse des RAM-Bereiches wird durch XB2 eingestellt.

XB2	8	Wertigkeit 2 EXP 14
XB2	7	Wertigkeit 2 EXP 15
XB2	6	Wertigkeit 2 EXP 16
XB2	5	Wertigkeit 2 EXP 17
XB2	4	Wertigkeit 2 EXP 18
XB2	3	Wertigkeit 2 EXP 19
XB2	2	Wertigkeit 2 EXP 20
XB2	1	Wertigkeit 2 EXP 21

3.2 Interruptebene für MMS16

XB3 1 -	XB3 9	Interruptebene INT0
XB3 2 -	XB3 9	Interruptebene INT1
XB3 3 -	XB3 9	Interruptebene INT2
XB3 4 -	XB3 9	Interruptebene INT3
XB3 5 -	XB3 9	Interruptebene INT4
XB3 6 -	XB3 9	Interruptebene INT5
XB3 7 -	XB3 9	Interruptebene INT6
XB3 8 -	XB3 9	Interruptebene INT7

ÄZ	Mitt. Nr.	Blatt
1	11	1, 4

```
*****************************************************************
* ÄND.-VERMERK:     *                              * SPEZ.TECHNOL.*
*                   *                              *             *
* ÄZ1  ÄM11  06.89  *        SER-INTERF-16         *  BL-ANZ.: 8 *
*******************         (Nutzeranleitung)      ***************
* Bearb.:           *                              *             *
* Konstr.:          *   36 04 38 : 172 . 25 (TB4)(4)*            *
* Technol.:         *                              *             *
* E-Stand.:         *                              *             *
* Stand.:           *                              *             *
*****************************************************************
```

3.3 Takte für CTC und SIO

Taktquellen	XB4	Taktsenken	XB4
500 kHz	14	CTC1	2
250 kHz	13	CTC2	1
CCKL:4	20	SIO A1 Empfang	3
CCKL:8	15	SIO A1 Senden, IFLS, Testmodus SIO1	4
CTC1 Kanal0	11	SIO B1	5
CTC1 Kanal1	10	SIO A2 Empfang	6
CTC1 Kanal2	9	SIO A2 Senden, Testmodus SIO2	7
CTC2 Kanal0	12	SIO B2	8
RXCA1-Eingang	17		
RXCA2-Eingang	19		
115 von V24	18		

3.4 Daten für SIO

SIO1 Kanal A	RXDA1	
von IFSS1		XB7 4 - XB7 2
von TTL-Eingang		XB7 4 - XB7 1
von IFLS		XB7 4 - XB7 3
SIO1 Kanal B	RXDB1	
von IFSS2		XB8 4 - XB8 2
von TTL-Eingang		XB8 4 - XB8 1
von V24-Leitung 104		XB8 4 - XB8 3
SIO2 Kanal A	RXDA2	
von IFSS3		XB5 4 - XB5 2
von TTL-Eingang		XB5 4 - XB5 1
von V24-Leitung 104		XB5 4 - XB5 3
SIO2 Kanal B	RXDB2	
von IFSS4		XB6 4 - XB6 2
von TTL-Eingang		XB6 4 - XB6 1
von V24-Leitung 104		XB6 4 - XB6 3

3.5 Wenn die TTL-Schnittstellen verwendet werden

zusätzlich:

SIO1 Kanal A :	XB11	9 - 15,	3 - 21,	
		10 - 16,	4 - 22,	
		8 - 14		
SIO1 Kanal B :	XB12	6 - 12,	18 - 7	(Takt ist Eingang)
		oder:	18 - 3	(Takt ist Ausgang)
		5 - 11		
SIO2 Kanal A :	XB9	5 - 11,	1 - 17,	
		6 - 12,	2 - 18,	
		4 - 10		

36 04 38 : 172 . 25 (TB4)(4)	BL.-NR. 2

3.6 Wenn die V24-Schnittstellen verwendet werden

zusätzlich:

SIO1 Kanal B :	XB11	5 - 17, 1 - 12, 2 - 13, 8 - 20, wenn Schirm an Betriebserde.
SIO2 Kanal A :	XB13	1 - 2, wenn Schirm an Betriebserde.
SIO2 Kanal B :	XB10	6 - 14, 3 - 9, 4 - 10, 14 - 2, wenn Schirm an Betriebserde.

3.7 IFLS

XB11: 5 - 14, 6 - 22, 1 - 15, 2 - 21
D39 pin 4 von LP trennen und mit pin 8 verbinden. Wenn DTR benutzt wird, auch N3 pin 4 von LP trennen und mit pin 8 verbinden

3.8 IFSS aktiv oder passiv

Beachte, daß die Isolationsfestigkeit für passive Schnittstellen nur gewährleistet ist, wenn 4mm Luftstrecke zwischen den beiden Reihen von Wickelbrücken auch durch die Wickeldrähte eingehalten werden.

IFSS1 (SIO1 Kanal A)	Senden	aktiv	XB11:	7 - 13, 8 - 14
		passiv		13 - 14
	Empfangen	aktiv		17 - 11, 18 - 12
		passiv		18 - 17
IFSS2 (SIO1 Kanal B)	Senden	aktiv	XB12:	5 - 11, 4 - 10
		passiv		11 - 10
	Empfangen	aktiv		8 - 14, 9 - 15
		passiv		15 - 14
IFSS3 (SIO2 Kanal A)	Senden	aktiv	XB9:	3 - 9, 4 - 10
		passiv		9 - 10
	Empfangen	aktiv		7 - 13, 8 - 14
		passiv		13 - 14
IFSS4 (SIO2 Kanal B)	Senden	aktiv	XB10:	1 - 7, 2 - 8
		passiv		7 - 8
	Empfangen	aktiv		5 - 11, 6 - 12
		passiv		11 - 12

3.9 Verschaltung von INHIBIT

Die Einheit kann /INH1 und/oder /INH2 erzeugen und/oder empfangen.

/INH1 und /INH2	vom Bus ohne Wirkung :	XB1 : 4 - 5 - 6
/INH1	vom Bus wirkt	XB1 : 1 - 4 , 5 - 6
/INH2	vom Bus wirkt	XB1 : 3 - 6 , 4 - 5
/INH1 und /INH2	vom Bus wirken	XB1 : 1 - 4 , 3 - 6
Einheit erzeugt /INH1		XB1 : 1 - 2
Einheit erzeugt /INH2		XB1 : 2 - 3

3.10 Anschluß Schirm

Jeweils Kontakt 9 von X4...X7 kann mit der Schirmfläche unter dem Stecker verbunden werden:
X4: XB9 16 - 15; X5: XB10 13 - 14; X6: XB11 20 - 19;
X7: XB12 17 - 16

3.11 Bei Multimasterbetrieb im MMS16:

Zur Beschleunigung des Abschaltens von /XACK:
Brücke XB1-6 nach D10 - 11 (/INH nicht mehr nutzbar!)

4. Anschlußbedingungen

4.1 IFSS

Elektrische Bedingungen gemäß TGL 42 886
"1" = 15 mA ... 25 mA
"0" = 0 mA ... 3 mA

IFSS1 an Kopfsteckverbinder X6 (201-9 EBS-GO 4006/01-2V)

Sendeschleife	Stromquelle	SD+	Kontakt 6
	Stromsenke	SD-	Kontakt 1
Emfangsschleife	Stromquelle	ED+	Kontakt 2
	Stromsenke	ED-	Kontakt 7

IFSS2 an Kopfsteckverbinder X7 (201-9 EBS-GO 4006/01-2V)

Sendeschleife	Stromquelle	SD+	Kontakt 6
	Stromsenke	SD-	Kontakt 1
Emfangsschleife	Stromquelle	ED+	Kontakt 2
	Stromsenke	ED-	Kontakt 7

IFSS3 an Kopfsteckverbinder X4 (201-9 EBS-GO 4006/01-2V)

Sendeschleife	Stromquelle	SD+	Kontakt 6
	Stromsenke	SD-	Kontakt 1
Emfangsschleife	Stromquelle	ED+	Kontakt 2
	Stromsenke	ED-	Kontakt 7

IFSS4 an Kopfsteckverbinder X5 (201-9 EBS-GO 4006/01-2V)

Sendeschleife	Stromquelle	SD+	Kontakt 6
	Stromsenke	SD-	Kontakt 1
Emfangsschleife	Stromquelle	ED+	Kontakt 2
	Stromsenke	ED-	Kontakt 7

4.2 IFLS

Elektrische Bedingungen gemäß V11
"1" = positive Spannungsdifferenz >0,2 V
"0" = negative Spannungsdifferenz >0,2 V

IFLS an Kopfsteckverbinder X6 (201-9 EBS-GO 4006/01-2V)

Takt	+	Kontakt 1	-	Kontakt 8
Daten	+	Kontakt 4	-	Kontakt 5

```
*********************************************************************
*                                          * BL.-NR. *              *
*                                          *         *              *
*      36 04 38 : 172 . 25 (TB4)(4)        *   4     *              *
*                                          *         *              *
*********************************************************************
```

4.3 V24

Elektrische Bedingungen gemäß RS232A ; V28
"1" - -3 V ... -12 V
"0" - +3 V ... +12 V

V24 an Kopfstecker X7 (201-9 EBS-GO 4006/01-2V)

Bezeichnung	Name V24	Name RS232	Kontakt	Richtung
Schirm	101	AA	1	bidir.
Betriebserde	102	AB	9	bidir.
Sendedaten	103	BA	4	aus
Empfangdaten	104	BB.	3	ein

V24 an Kopfstecker X3 (203-25 EBS-GO 4006/01-2V)

Bezeichnung	Name V24	Name RS232	Kontakt	Richtung
Schirm	101	AA	1	bidir.
Betriebserde	102	AB	7, 21, 25	bidir.
Sendedaten	103	BA	2	aus
Empfangsdaten	104	BB	3	ein
Sendeanforderung	105	CA	4	aus
Sendebereitschaft	106	CB	5	ein
Betriebsbereitschaft	107	CC	6	aus
Bereitmeldung	108	CD	20	aus
Emfangssignalpegel	109	CF	8	ein
Zeitbezug für Sender	113	DA	24	aus
Emfangsschrittakt	115	DD	17	ein

V24 an Kopfstecker X5 (201-9 EBS-GO 4006/01-2V)

Bezeichnung	Name V24	Name RS232	Kontakt	Richtung
Schirm	101	AA	1	bidir.
Betriebserde	102	AB	9	bidir.
Sendedaten	103	BA	4	aus
Empfangdaten	104	BB	3	ein

4.4 SIO mit TTL-Pegel

Ausgang: "1" - min 2,4 V Eingang: "1" - min 2 V
Ausgang: "0" - max 0,4 V Eingang: "0" - max 0,8 V

SIO1 Kanal A an Kopfsteckverbinder X6 (201-9 EBS-GO 4006/01-2V)

Empfangsdaten	Kontakt 3
Empfangstakt	Kontakt 8
Sendedaten	Kontakt 4
Sendetakt	Kontakt 5
Bezugspotential	Kontakt 1

SIO1 Kanal B an Kopfsteckverbinder X7 (201-9 EBS-GO 4006/01-2V)

Empfangsdaten	Kontakt 3
Empfangstakt	Kontakt 8
Sendedaten	Kontakt 4
Sendetakt	Kontakt 5
Bezugspotential	Kontakt 1

SIO2 Kanal A an Kopfsteckverbinder X4 (201-9 EBS-GO 4006/01-2V)

Empfangsdaten	Kontakt 3
Empfangstakt	Kontakt 8
Sendedaten	Kontakt 4
Sendetakt	Kontakt 5
Bezugspotential	Kontakt 1

SIO2 Kanal B an Kopfsteckverbinder X3 (203-25 EBS-GO 4006/01-2V)

Empfangsdaten	Kontakt 9
Takt	Kontakt 18 und 23
RTS	Kontakt 12
Sendedaten	Kontakt 11
DTR	Kontakt 22
CTS	Kontakt 15
DCD	Kontakt 16
Bezugspotential	Kontakt 7

4.5 Meßpunkte

XM1 low an diesem Punkt passiviert alle Speicher und E/A-Schaltungen (nützlich für die Emulation der Speicher und E/A-Schaltungen)

XM2 Massepunkt zum Anschluß von Meßgeräten.

5. Softwarebedingungen

5.1 Bedingungen vom Systembus MMS16

Der MMS16-Bus verkehrt mit dem internen Prozessor über einen Dual-Port-RAM; es kann auf dem MMS16-Bus ein Interrupt ausgelöst werden. Die Bedingungen sind abhängig von der auf der Steckeinheit fest programmierten Firmware. Die Firmware ist Bestandteil der konfigurierten Steckeinheit.

5.2 Bedingungen für den internen Mikroprozessor

Es gelten die Herstellerangaben für die Programmierung der Schaltkreise

CPU UA 880
SIO UA 856
CTC UA 857

Nur während einer Sendung über IFLS muß an SIO1 das Bit RTSA = 1 sein. Während Lesens über IFLS muß an SIO1 das Bit DTRA = 1 sein. Für das Interface V24 sind die Modemsteuersignale wie folgt an SIO2 Kanal A angeschlossen:

105 an RTS, 106 logisch UND 107 an CTS,
108 an DTR, 109 an DCD

Im Testbetrieb werden intern die Datenausgänge aller SIO-Ports mit ihren Eingängen verbunden.

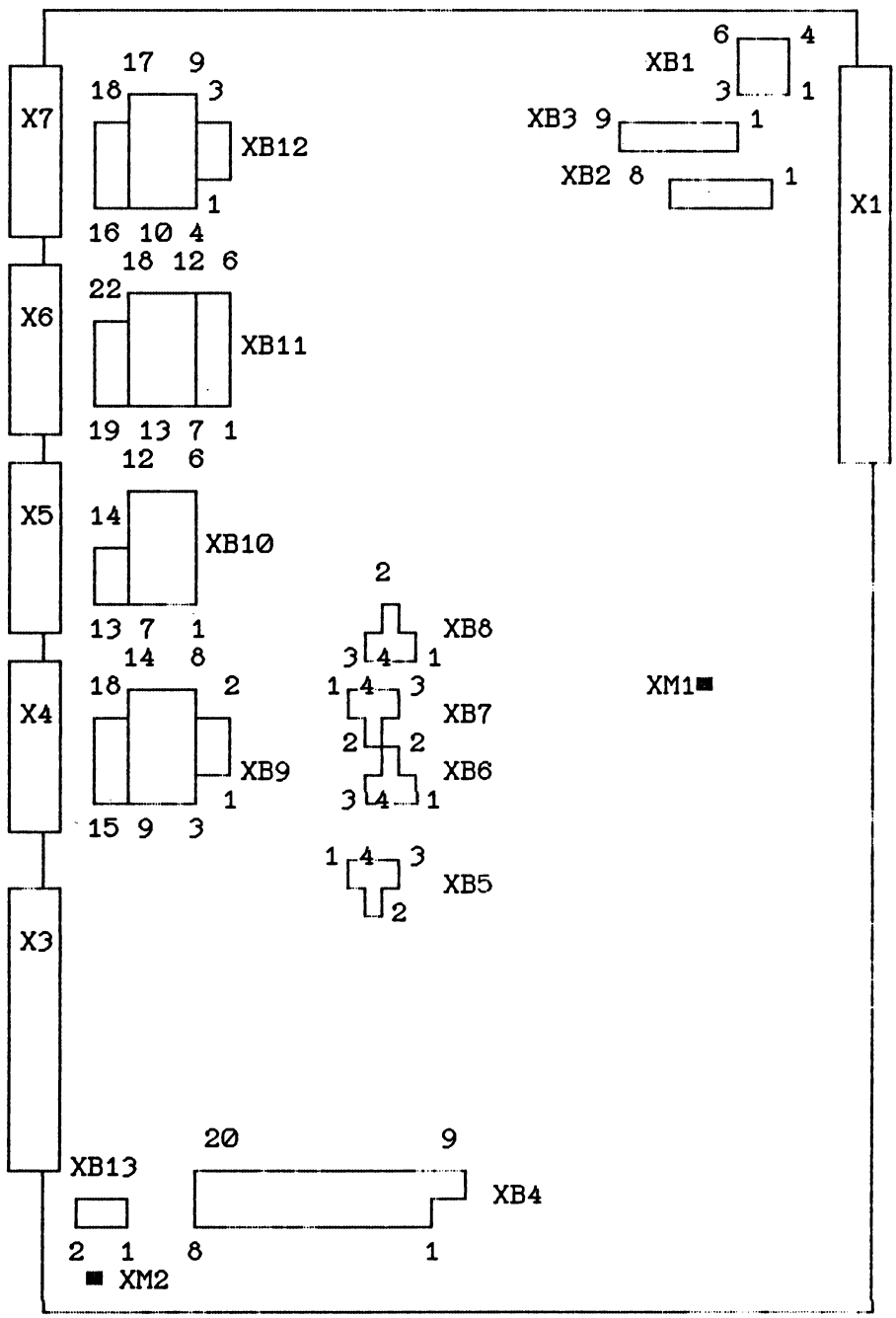
6. Montage und Installation

Die Module sind vorzugsweise in senkrechter Einbaulage (Steckverbinder senkrecht) anzuordnen, um die erforderliche Wärmeabfuhr zu gewährleisten, damit die Oberflächentemperatur +70 grd C nicht übersteigt.
Montage und Installation hat unter Einhaltung der Sicherheitsbestimmungen durch befugte und qualifizierte Fachkräfte zu erfolgen.

7. Wartung und Instandsetzung

Die Module sind bei Einhaltung der vorgeschriebenen Einsatzbedingungen wartungsfrei. Im Ausnahmefall erforderlich werdende Reparaturen dürfen nur von befugten und qualifizierten Fachkräften mit entsprechenden Prüfmitteln, Prüfprogrammen und Werkzeugen unter Beachtung der Sicherheitsbedingungen durchgeführt werden.

8. Lage der Einstellelemente



	BL.-NR.	
36 04 38 : 172 . 25 (TB4)(4)	8	

SLKZ	BENENNUNG	SACHNUMMER	BEMERKUNGEN
C1-3	T-KONDENSATOR	0,22/35 TGL38965	0.22UF;35V;WIE C5 -6,C8-15,C17-19, C21-30,C34-35,C41 -48,C50-51
C4	ELYTKONDENSATOR	47/10 A TGL38928	47UF;10V;WIE C16, C49
C5-6	WIE C1		
C7	KONDENSATOR	EDVU-N750 -330 /5 - 63 TGL35780	330PF;63V;WIE C20
C8-15	WIE C1		
C16	WIE C4		
C17-19	WIE C1		
C20	WIE C7		
C21-30	WIE C1		
C31	ELYTKONDENSATOR	47/25 A TGL38928	47UF;25V;WIE C40
C32-33	KONDENSATOR	EDVU-V -0,68/20 - 63 TGL35781	0,68NF;63V;WIE C36-39
C34-35	WIE C1		
C36-39	WIE C32		
C40	WIE C31		
C41-48	WIE C1		
C49	WIE C4		
C50-51	WIE C1		
C52-58	KONDENSATOR	EDVU-N750 -220 /5 - 63 TGL35780	220PF;63V
CQ1	SCHWINGQUARZ	MQ 02 8000 TGL43380	8000 KHZ
D1	SCHALTKREIS	DL 193 D TGL43204	
D2	SCHALTKREIS	DL 074 D TGL 39865	WIE D4-5
D3	SCHALTKREIS	DL 000 D TGL39865	
D4-5	WIE D2		
D6	SCHALTKREIS	U74HCT 00DK TGL42643/02	
D7	SCHALTKREIS	DL 004 D TGL39865	WIE D11,D37
D8	SCHALTKREIS	DL 032 D TGL43606	WIE D10
D9	SCHALTKREIS	DL 008 D TGL39865	
D10	WIE D8		
D11	WIE D7		
D12	SCHALTKREIS	DL 014 D TGL43206	
D13	SCHALTKREIS	7406 PC	WIE D25-26
D14	SCHALTKREIS	DS 8287 D TGL42622	
D15	SCHALTKREIS	DS 8286 D TGL42622	
D16	SCHALTKREIS	DL 8121 D TGL43297	
D17-18	SCHALTKREIS	DL 540 D TGL43613	
D19	SCHALTKREIS	DL 020 D TGL39865	
D20-21	SCHALTKREIS	UA 857 D TGL37002	
D22-23	SCHALTKREIS	UA 8560 D TGL37001	

SLKZ	BENENNUNG	SACHNUMMER	BEMERKUNGEN
D24	SCHALTKREIS	UA 880 D TGL26176	
D25-26	WIE D13		
D29-30	SCHALTKREIS	U 6264 DG10 TGL42563	
D31-33	SCHALTKREIS	75 150 PC	
D34-35	SCHALTKREIS	DL 257 D TGL43295	
D36	SCHALTKREIS	DL 038 D TGL39894	
D37	WIE D7		
D38	SCHALTKREIS	DL 295 D TGL43296	
D39	SCHALTKREIS	DL 2631 D TGL43607	
D40	PROM	36 04 38:175.51	MH74188 PROG.
D41	SCHALTKREIS	DS 8216 D TGL42622	
F1	SCHMELZEINSATZ	F6,3 TGL0-41571/01	
N1-2	SCHALTKREIS	75 154 PC	
N3	SCHALTKREIS	DL 2632 D TGL43955	
R1-3	SWF	4,7K/5/25.207.1 TGL8728	0.3W;WIE R18
R4	SWF	200/5/25.207.1 TGL8728	0.3W
R5	STT	384518I-TGL29950-B1-9/3,0/10	9x4.7K;WIE R9
R6-7	SWF	1K/5/25.207.1 TGL8728	0.3W;WIE R19-22
R8	SWF	47/5/25.207.1 TGL8728	0.3W;WIE R10,R17
R9	WIE R5		
R10	WIE R8		
R11-16	SWF	560/5/25.207.1 TGL8728	0.3W
R17	WIE R8		
R18	WIE R1		
R19-22	WIE R6		
R23	STT	396317I-TGL29950-B1-9/3,0/8	7x3.9K
R24	SWF	270/5/25.207.1 TGL8728	0.3W;WIE R28,R32,R36,R40,R42,R44,R46
R25-26	SWF	430/5/25.207.1 TGL8728	0.3W;WIE R29-30,R33-34,R37-38
R27	SWF	470/5/25.207.1 TGL8728	0.3W;WIE R31,R35,R39
R28	WIE R24		
R29-30	WIE R25		
R31	WIE R27		
R32	WIE R24		
R33-34	WIE R25		
R35	WIE R27		
R36	WIE R24		
R37-38	WIE R25		
R39	WIE R27		
R40	WIE R24		
R41	SWF	22/5/25.207.1 TGL8728	0.3W;WIE R43,R45,R47
R42	WIE R24		
R43	WIE R41		
R44	WIE R24		
R45	WIE R41		

SLKZ	BENENNUNG	SACHNUMMER	BEMERKUNGEN
R46	WIE R24		
R47	WIE R41		
U1	OPTOKOPPLER	MB 104/5D TGL36609	WIE U3,U5,U7
U2	OPTOKOPPLER	MB 111 TGL35171	WIE U4,U6,U8
U3	WIE U1		
U4	WIE U2		
U5	WIE U1		
U6	WIE U2		
U7	WIE U1		
U8	WIE U2		
V1-8	DIODE	SAY17 L2/4 TGL25184	
X1	STECKERLEISTE	C96-102 TGL 43887	
X3	BUCHSENLEISTE	203-25 EBS-G04006/01-2V	
X4-7	BUCHSENLEISTE	201-9 EBS-G0 4006/01-2V	
XB1-13	EINLOETKONTAKT	F1 TGL 32587/01	141 STCK
XM1-2	EINLOETKONTAKT	F1 TGL 32587/01	

Kombinat
VEB Carl Zeiss JENA
Carl-Zeiss-Str.1
Jena
DDR-6900

Druckschriften-Nr. **25-G006-1**

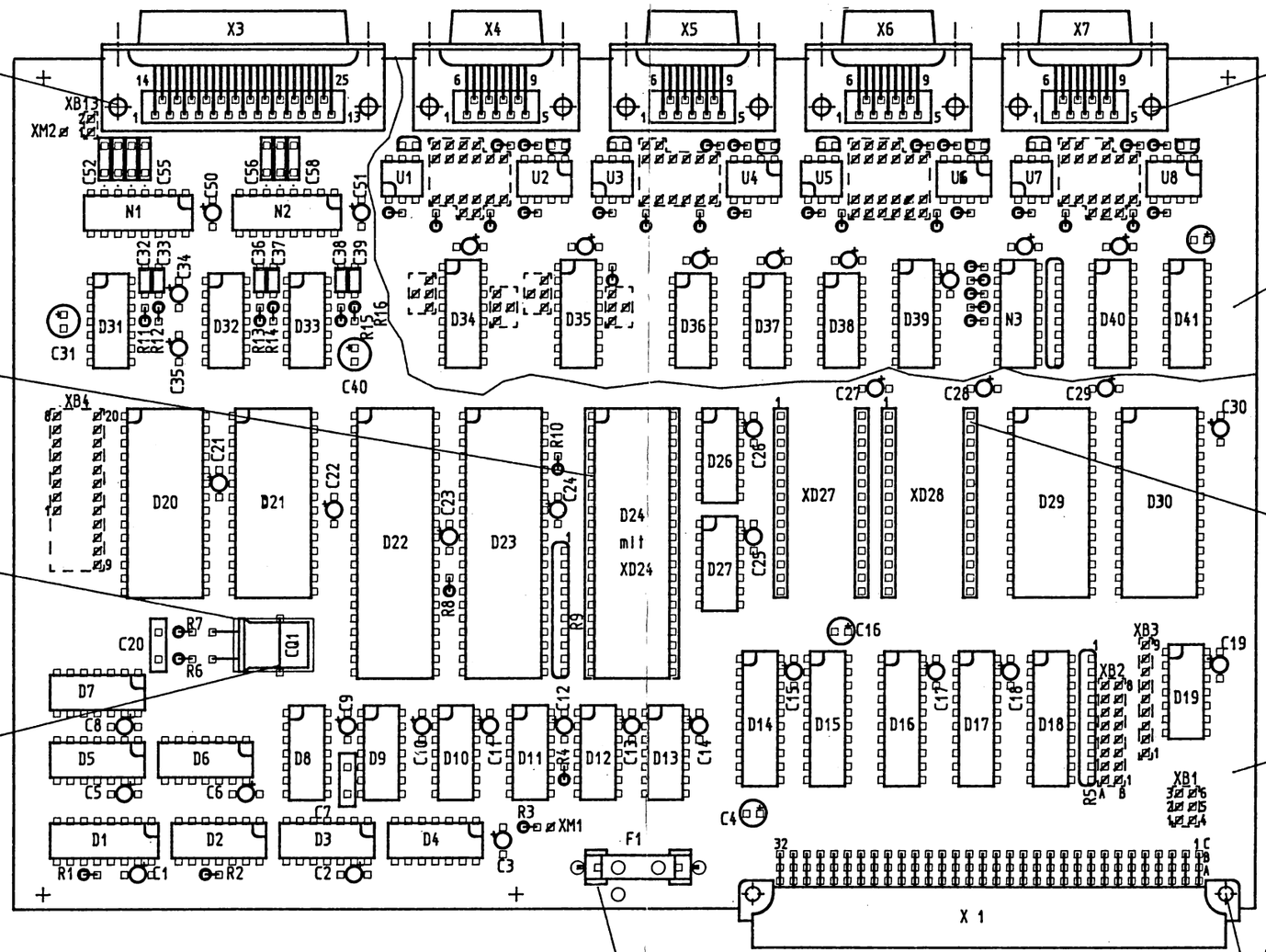
M(p)G-7-030-90 V-14-6 0,2 9807

M3 TGL 0-934-6,Zn
3,2 TGL 0-125 St,Zn
203-25 EBS-G0 4006/01-2V

3,2 TGL 17774-P
M3x10 TGL 0-85-5.8 Zn

M3 TGL 0-934-6,Zn
3,2 TGL 0-125 St,Zn
201-9 EBS-G0 4006/01-2V

3,2 TGL 17774-P
M3x10 TGL 0-85-5.8 Zn



A (Bl.2)

370486:455.10(4)

Y1x0,5-ws TGL 21806
(25 lg.)

172.53(3)

B1 TGL 200-3623

A2,5x0,25x10 TGL 0-7340-Ms
C96-102 TGL 43887
2,7 TGL 17774-P

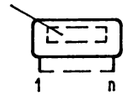
* ≙ 916-32 TGL 43787
(4 Stück)

SLKZ	Fassung geteilt in:
XD24 XD27,28	2x 20-polig je 2x 14-polig

alle stehenden R mit
F11 FWB-N506.431 bestückt
(44 Stück)

⌀ ≙ F1 TGL 32587/01
(143 Stück)

Beschriftung



R5,R9,R23

Schaltteile siehe: 172.25(Sl)

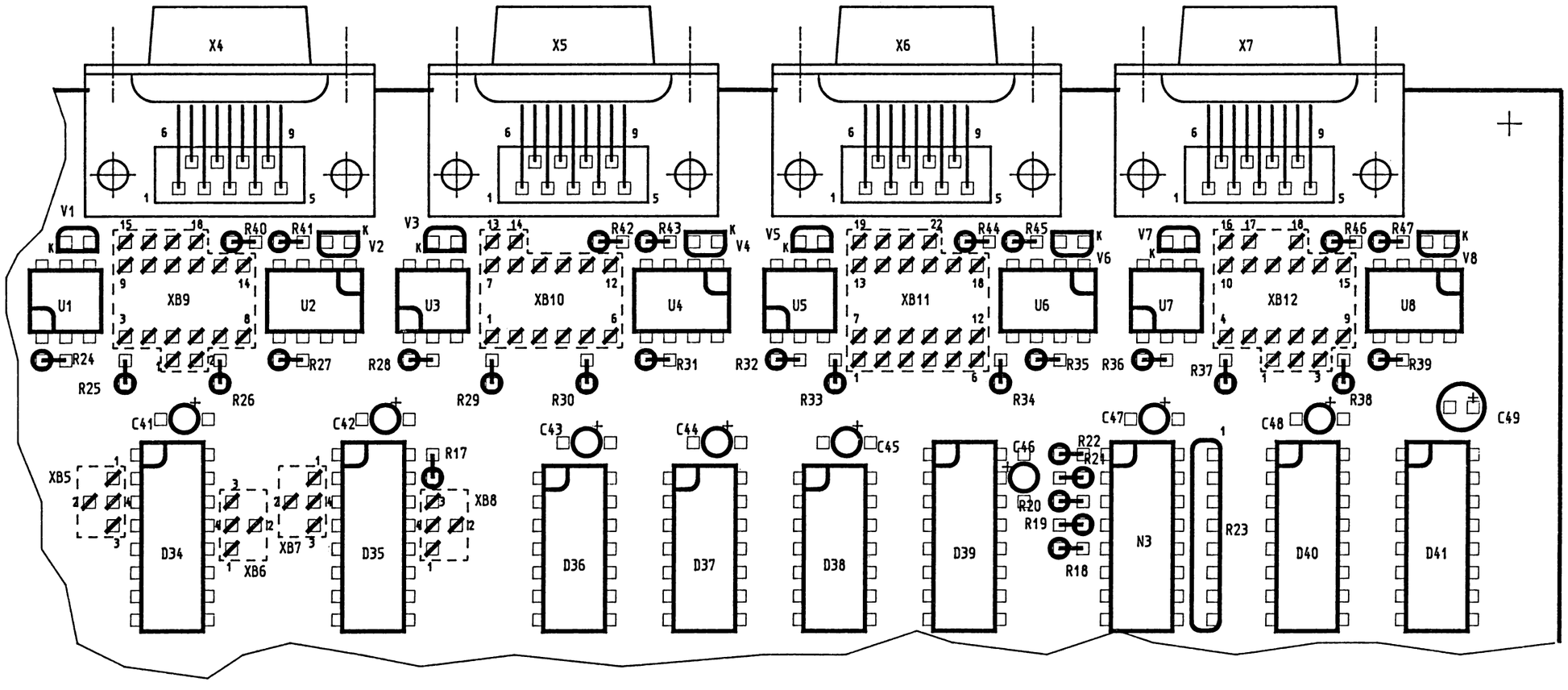
Kurz-zeichen	Kennzeichng. d. PROM	Adresse	Prüf-summe	CRC - Summe	programmiert nach
D40	36 04 38:175.51	--	0FC5	ABEA	S360438_172.25

SER-INTERF-16

36 04 38:172.25 (Bl.1)

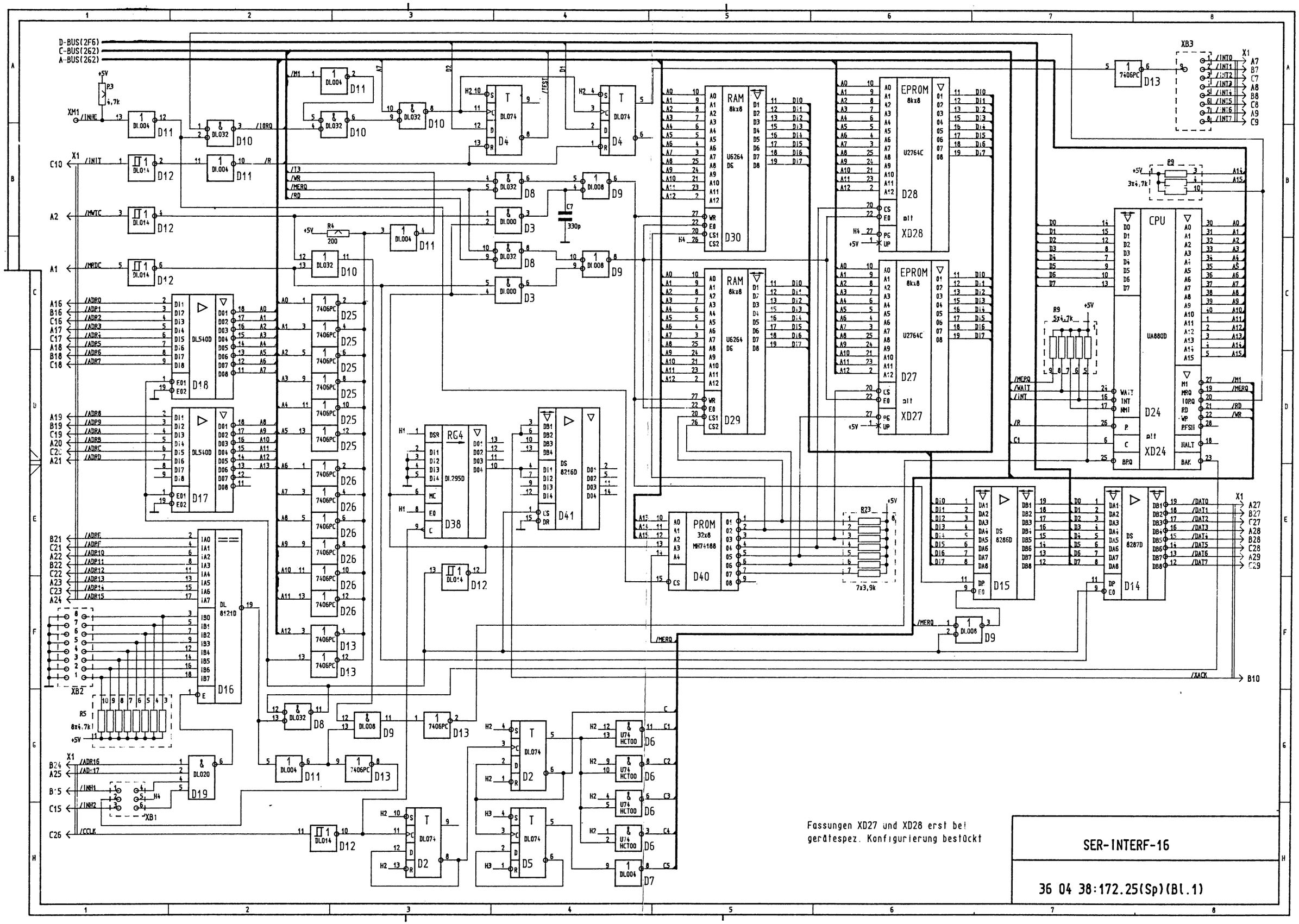
A

M 2:1



SER-INTERF-16

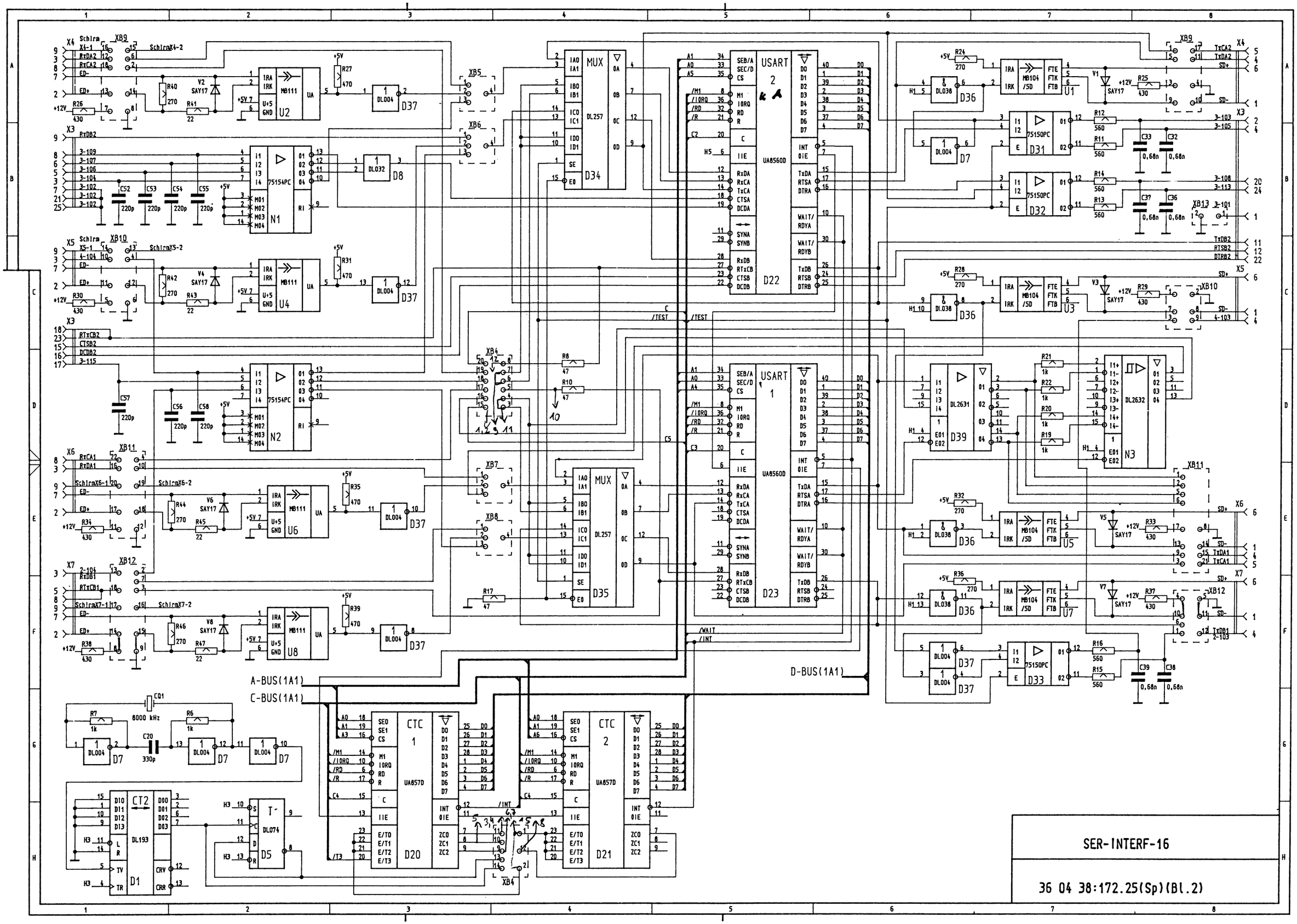
36 04 38:172.25 (Bl.2)

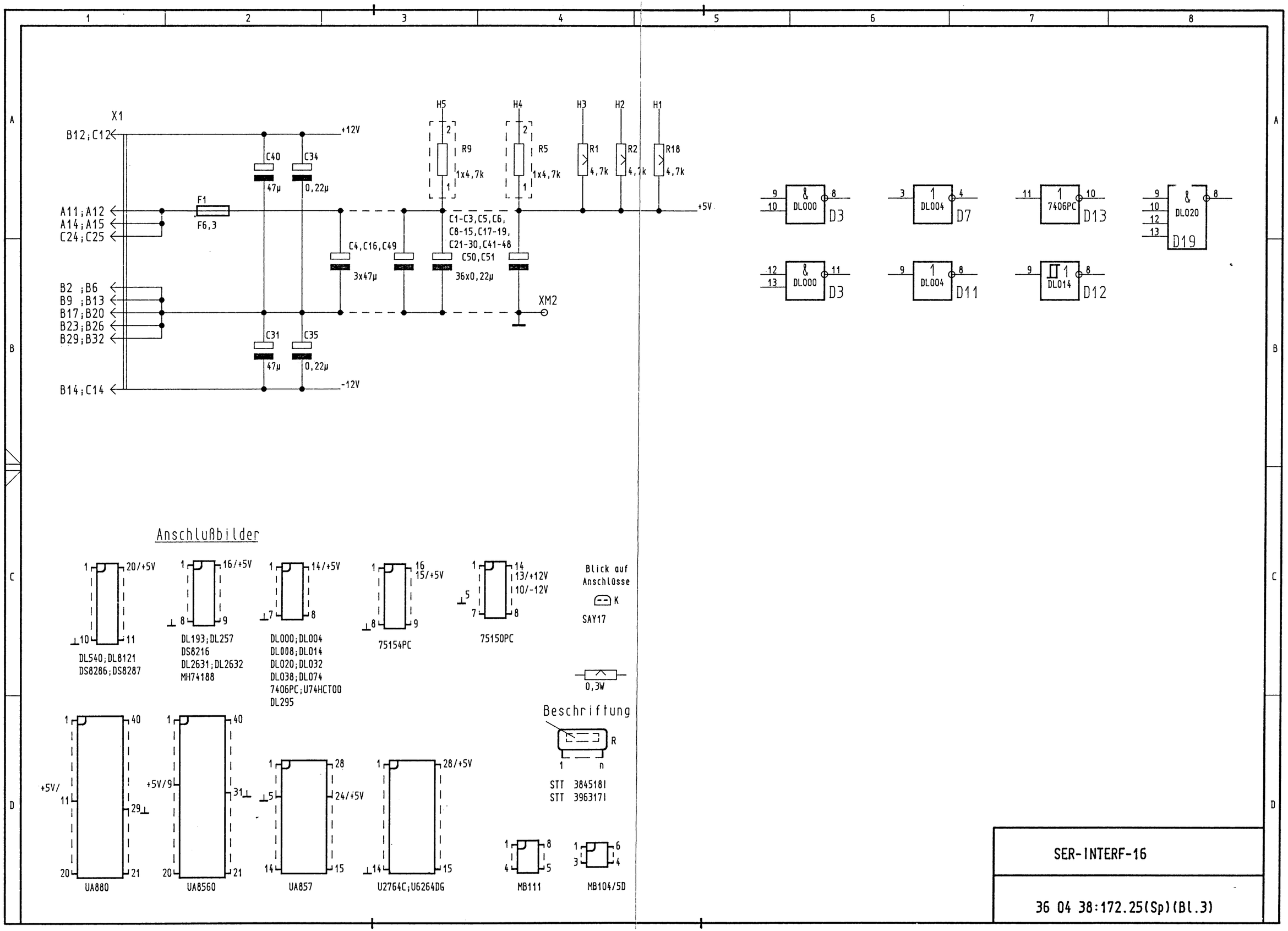


Fassungen XD27 und XD28 erst bei gerätespez. Konfigurierung bestückt

SER-INTERF-16

36 04 38:172.25(Sp)(Bl.1)


SER-INTERF-16
36 04 38:172.25(Sp)(Bl.2)
USART 2
USART 1
UA8560D
UA857D
MUX
DL257
CTC 1
CTC 2
DL193
DL074
MB111
MB104/5D
75154PC
75150PC
DL2631
DL2632
8000 kHz
A-BUS(1A1)
C-BUS(1A1)
D-BUS(1A1)



SER-INTERF-16

36 04 38:172.25(Sp)(Bl.3)